
Gliederung

1.	Klassifikationen	6
1.1.	Klassifikation nach der Kopplung der rechnenden Einheiten	6
1.1.1.	Enge Kopplung	6
1.1.2.	Lose Kopplung	6
1.2.	Klassifikation nach der Art von Daten- und Befehlsströmen	7
1.2.1.	SISD - single instruction, single data	7
1.2.2.	SIMD - single instruction, multiple data	7
1.2.3.	MISD - multiple instruction, single data	7
1.2.4.	MIMD - multiple instruction, multiple data	7
1.3.	Klassifikation nach der Parallelität in Algorithmen	7
1.3.1.	Rein sequentieller Code	7
1.3.2.	Sequentieller Code	7
1.3.3.	Austausch mit Nachbarn nach vielen Schritten	8
1.3.4.	Algorithmen mit Datenaustausch zwischen Nachbarn	10
1.3.5.	Algorithmen mit Datenaustausch mit vielen Nachbarn	11
1.4.	Übersicht über die Rechnerentwicklung der letzten 30 Jahre	12
2.	Zur CPU parallel arbeitende Einheiten	13
2.1.	Coprozessoren	13
2.2.	Direkter Speicherzugriff (direct memory access, DMA)	13
2.3.	Ein-Ausgabe-Prozessoren (input-output-processor, IOP)	15
2.3.1.	LAN-Controller	16
2.3.2.	Einfache IOP's	17
2.3.3.	IOP's an großen Rechnern, Kanalwerke	17
2.4.	Graphikprozessoren	17
2.4.1.	Anforderungen	17
2.4.2.	Generelle Struktur der graphischen Datenverarbeitung	18
2.4.3.	Auslesen des Bildwiederholerspeichers	20
2.4.3.1.	Pixel-Architektur	20
2.4.3.2.	Ebenen-Architektur	22

2.4.4.	Display-Prozessor	23
2.4.5.	2-D-Graphikunterstützung	24
2.4.6.	3-D-Graphikunterstützung	27
2.4.6.1.	Koordinatentransformation	27
2.4.6.2.	Abbildung in die Ebene des Bildschirms	29
2.4.6.3.	Beleuchtungsberechnung	30
3.	Pipelines und Vektorrechner	32
3.1.	Arithmetische Pipelines	32
3.1.1.	Prinzip einer Pipeline	32
3.1.1.1.	Zeitverhalten	32
3.1.1.2.	Angleichen der Geschwindigkeit	34
3.1.1.3.	Pipeline mit Belegungsplan	35
3.1.2.	Ein Schaltwerk als Pipeline	37
3.1.3.	Aufrollen von Schleifen in einer Pipeline	38
3.1.4.	Aufspaltung eines Schaltnetzes in eine n-stufige Pipeline	40
3.1.5.	Matrix-Array-Multiplizierer	41
3.1.6.	Multifunktionspipelines	44
3.2.	Vektorrechner	45
3.2.1.	Vektoroperationen	45
3.2.2.	Organisationsformen von Vektorrechnern	46
3.2.2.1.	Speicher-Speicher-Organisation	46
3.2.2.1.1.	Simultan-Zugriff (s-access)	47
3.2.2.1.2.	Konsekutiver Zugriff (c-access)	48
3.2.2.2.	Register-Register-Organisation	49
3.2.2.3.	Trennung von Skalar- und Vektoroperationen	50
3.2.3.	Beispiele von Vektorrechnern	50
3.2.3.1.	CRAY-1	50
3.2.3.2.	Cyber-205	54
4.	Mehrprozessoranlagen	56
4.1.	Mehrere CPU's über Busse an Speicherbänke gekoppelt	56
4.2.	Mehrere Prozessoren in einer Pipeline	57
4.3.	Parallele Spezialprozessoren	59
5.	Feldrechner	60
5.1.	Klassifikationen	60
5.1.1.	Zellulare Automaten	60

5.1.1.1.	Linearer Automat, 1 Bit	61
5.1.1.2.	Linearer Automat mit 2-Bit-Zustand	62
5.1.1.3.	Zweidimensionaler zellulärer Automat	64
5.1.2.	SIMD-Rechner (single instruction, multiple data)	65
5.1.3.	SIMD/MIMD-Rechner	68
5.1.4.	MIMD-Rechner (multiple instruction, multiple data)	68
5.2.	Synchronisation der Datenübertragung	69
5.2.1.	Gemeinsamer Takt und identische Befehle in allen PE's	69
5.2.2.	Gemeinsamer Takt und gleiches Programm in allen PE's mit bekannter Befehlsanzahl	69
5.2.3.	Gemeinsamer Takt und separate Rückmeldeleitung	70
5.2.4.	Selbständig arbeitende PE's ohne gemeinsame Rückmeldeleitung	71
5.3.	Verbindungsnetzwerke (VNW)	72
5.3.1.	Maße	72
5.3.1.1.	Anzahl der Verbindungen pro PE : $P(PE)$	72
5.3.1.2.	Maximaler Abstand n_{\max}	72
5.3.1.3.	Anzahl PE's im Abstand n um PE_i	72
5.3.2.	Klassifikation von Verbindungsnetzwerken	73
5.3.2.1.	Starre VNW's	73
5.3.2.2.	Geschaltete VNW's	73
5.3.3.	Verbindungsnetzwerke starrer Struktur mit $n_{\max} = \text{const}$ unabhängig von N	74
5.3.3.1.	Vollständiger Graph	74
5.3.3.2.	Bussystem	75
5.3.4.	Starre Struktur mit $n_{\max} \sim N^\alpha$ ($\alpha = 1, 1/2, 1/3, \dots$) $P(PE) = \text{const}$	75
5.3.4.1.	Lineare Kette	75
5.3.4.2.	Quadratisches Gitter	76
5.3.4.3.	Hexagonales Gitter	79
5.3.4.4.	Oktogonales Gitter	79
5.3.4.5.	Dreiecksgitter	80
5.3.4.6.	Kubisches Gitter	80
5.3.5.	Starres VNW mit $n_{\max} \sim \text{ld } N$ und $P(PE) = \text{const}$	81
5.3.5.1.	Binärer Baum	81
5.3.5.2.	Binärer Baum mit Verbindungen zwischen Vettern	82
5.3.5.3.	Binärer Baum mit Querverbindungen	82
5.3.5.4.	Pyramidennetzwerk	82
5.3.5.5.	Perfect Shuffle (PS)-Netzwerk	83
5.3.6.	Starres Netzwerk mit $n_{\max} \sim \text{ld } N$ und $P(PE) \sim \text{ld } N$	84
5.3.6.1.	Plus-minus- 2^i Netzwerke (PM 2I)	84
5.3.6.2.	Hypercube	85
5.3.7.	Starres VNW mit $n_{\max} \sim \text{ld } N$ und hybrider Verbindungsstruktur	87
5.3.7.1.	Cube-Connected-Cycles (CCC) (Preparata & Vuillemin, Proc. 20th IEEE FOCS, pp. 140-147, 1979)	87
5.3.7.2.	Cube-Connected-Complete-Graphs (CCCG)	88
5.3.8.	Vergleich der Netzwerke	88
5.3.8.1.	PM 2I als homogenes Netz	89

5.3.8.2.	Hypercube als homogenes Netz	89
5.4.	Geschaltete Verbindungsnetzwerke	90
5.4.1.	Kreuzschienenverteiler (KSV)	90
5.4.2.	Delta Netzwerk	93
5.4.2.1.	$r \times s$ - Shuffle	93
5.4.2.2.	$a^n \times b^n$ - Delta-Netzwerk	93
5.4.3.	Clossches Netzwerk	95
5.5.	Beispiele von Feldrechnern	100
5.5.1.	Klassifikation und Granularität	100
5.5.2.	Multiprozessoranlagen	101
5.5.3.	Feldrechner mit einigen Dutzend Prozessoren	101
5.5.4.	Rechner mit einigen Hundert Prozessoren	102
5.5.5.	Rechner mit sehr vielen Prozessoren	105
5.6.	Computational RAM	110
5.7.	Vergleich von SIMD-Rechnern und Superrechnern	112
6.	Unkonventionelle Konzepte	113
6.1.	Datenflussrechner	113
6.1.1.	Darstellung von Datenflüssen	113
6.1.2.	Architekturen für Datenflussrechner	115
6.1.3.	Beispiele für Datenflussrechner	116
6.2.	Prolog-Maschinen	119
6.2.1.	Problemstellung	119
6.2.2.	Hardwareunterstützung	120
6.3.	Neuronale Netze	122
6.3.1.	Natürliche neuronale Netze	122
6.3.2.	Nachbildung neuronaler Netze	124
6.3.2.1.	Assoziativspeicher	125
6.3.2.2.	Technische Realisierung von neuronalen Netzen	127
6.4.	Hardwarerealisierungen	129
6.4.1.	Paralleles Multiprozessorsystem	129
6.4.2.	Analoge Systeme	131
6.4.3.	Digitale Neurochips	131
6.4.3.1.	XILINX LCA (logic cell array)	131
6.4.3.2.	CNAPS	132
6.4.4.	Optische Realisierungen	133
7.	Optische Rechner (optical computing)	134
7.1.	Licht als Medium der DV	134
7.1.1.	Eigenschaften von Licht	134

7.1.2.	Erzeugung von Licht	136
7.1.3.	Transport von Licht	137
7.1.4.	Nachweis	138
7.1.5.	Beeinflussung von Licht	139
7.2.	Fouriertransformation und optische Korrelatoren	141
7.3.	Holographische Speicher	142
7.4.	Optische Kreuzschienenverteiler	144
7.5.	Optische Neuronale Netze	146